

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-076316

(43)Date of publication of application : 22.03.1989

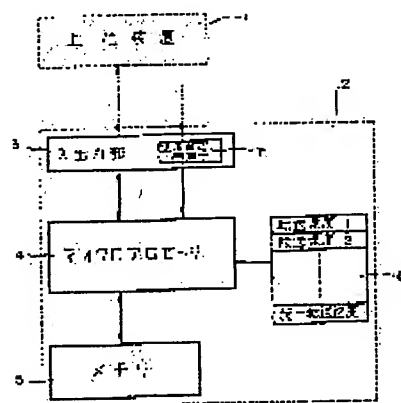
(51)Int.Cl. G06F 3/08  
G06K 17/00

(21)Application number : 62-234429 (71)Applicant : HITACHI MAXELL LTD

(22)Date of filing : 18.09.1987 (72)Inventor : YAMAUCHI AKIRA  
KOSEKI KIMITAKA**(54) MEMORY CARD****(57)Abstract:**

**PURPOSE:** To secure the satisfactory performance accordant with the capacity of a memory card together with high universal applicability, by changing the data transfer speed to that stored in a transfer speed memory means in accordance with a prescribed signal received from a host device.

**CONSTITUTION:** A data transfer speed memory means 6 stores the information on the data transfer speed different from the standardized one. These two different transfer speeds can be switched with each other by the signal received from a host device 1. The contents of a memory card 2 are read at an integrated data transfer speed set previously and undergoes the prescribed processing. When a command is received from the device 1 for reference to the means 6 like a register storing the data transfer speed, the contents of the register are read and a data transfer speed is set in response to the speed shown by the register. Thus data are transferred between the card 2 and the device 1. As a result, the data transfer speed is never fixed and can be set later in accordance with the performance of the card 2.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## ⑫ 公開特許公報(A)

昭64-76316

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和64年(1989)3月22日

G 06 F 3/08  
G 06 K 17/00C-6711-5B  
D-6711-5B

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 メモリカード

⑯ 特 願 昭62-234429

⑰ 出 願 昭62(1987)9月18日

⑱ 発 明 者 山 内 暁 大阪府茨木市丑寅1丁目1番88号 日立マクセル株式会社  
内⑲ 発 明 者 小 関 公 崇 大阪府茨木市丑寅1丁目1番88号 日立マクセル株式会社  
内

⑳ 出 願 人 日立マクセル株式会社 大阪府茨木市丑寅1丁目1番88号

㉑ 代 理 人 弁理士 梶山 信是 外1名

## 明 細 書

1. 発明の名称 メモリカード

2. 特許請求の範囲

(1) 上位装置との間で規格統一されたデータ転送速度でデータの通信を行うメモリカードにおいて、前記データ転送速度と異なるデータ転送速度を設定するデータを記憶したデータ転送速度記憶手段を有し、前記上位装置から送出される所定の信号に応じて、データ転送速度を前記データ転送速度記憶手段に記憶されたデータ転送速度に切換えることを特徴とするメモリカード。

(2) 上位装置に挿着されて電源投入された状態から所定の信号が送出されるまでは、規格統一されたデータ転送速度で前記上位装置との間でデータの通信を行うことを特徴とする特許請求の範囲第1項記載のメモリカード。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、メモリカードに関し、詳しくは規格統一されたデータ転送速度のほかに、そのデー

タ転送速度を変更することができるようなメモリカードに関する。

〔従来技術〕

従来、メモリカード(ICカードを含む)にあっては、各社独自の仕様で製品化が進められているが、現在ではこれらの仕様が統一化される方向へと向かっている。その統一化の項目の1つとしてメモリカードのデータ転送速度があるが、これが一定の速度として統一化された場合には、メモリカードのデータ処理速度が固定されてしまい、個別的なカード使用とか、特殊なカード使用においてそのデータ処理速度が制限されてしまうことになる。特に、メモリ容量を大きくしたり、多くの処理機能を持つメモリカードとか、処理速度の速いプロセッサ等を搭載するメモリカード等、その性能を向上させたメモリカードにあっては、転送速度が制限されることで十分にその性能が発揮できない欠点がある。

このような欠点を回避し、性能を十分に発揮させるために、統一規格に適合しない仕様外のメモ

リカードを製品化すると、汎用性に欠け、しかも高価なものとならざるを得ない。

#### 〔解決しようとする問題点〕

この発明は、このような従来技術の問題点を解決するものであって、汎用性に富み、メモリカードの能力に応じた性能を十分に発揮できるメモリカードを提供することを目的とする。

#### 〔問題点を解決するための手段〕

このような目的を達成するためのこの発明のメモリカードにおける構成は、上位装置との間で規格統一されたデータ転送速度でデータの通信を行うメモリカードにおいて、データ転送速度と異なるデータ転送速度を設定するデータを記憶したデータ転送速度記憶手段を有して、上位装置から送出される所定の信号に応じて、データ転送速度をデータ転送速度記憶手段に記憶されたデータ転送速度に切換えるものである。

#### 〔作用〕

このようにデータ転送速度記憶手段を設けて、これに規格統一されたデータ転送速度と相違する

データ転送速度情報を記憶しておき、上位装置からの信号で切換えられるようにしておけば、メモリカードは、上位装置からデータ転送速度設定に関するアクセスがない場合には、自動的にあらかじめ設定された統一仕様のデータ転送速度で内容を読み込み、所定の処理を行える。一方、上位装置からデータ転送速度を記憶したレジスタ参照等のデータ転送速度記憶手段を参照する指令があったときには、そのレジスタの内容を読み込み、そこに示される転送速度に応じたデータ転送速度を設定して上位装置との間でデータの授受を行うことができる。

その結果、転送速度が固定されることはなく、メモリカードの性能に応じた転送速度を後から設定でき、特別に専用のメモリカードを製造しなくても、専用と汎用と両方に使用できる。

#### 〔実施例〕

以下、この発明の一実施例について図面を用いて詳細に説明する。

第1図は、この発明を適用したメモリカードの

一実施例のブロック図であり、第2図は、他の一実施例のブロック図、第3図は、さらに他の一実施例のブロック図である。

第1図において、1は、ホストコンピュータ、ICカードリーダー・ライター等の上位装置であり、2は、上位装置1に挿着されて、これと情報交換を行うメモリカードである。

メモリカード2は、インタフェース処理をする入出力部3と、マイクロプロセッサ4、メモリ5、そしてデータ転送速度格納レジスタ群6とから構成されていて、入出力部3は、通常のデータとか制御信号を受け入れる接続端子のほかに、 $n$ 個 ( $n$ は正の整数)の接続端子からなるデータ転送速度設定用端子7が設けられている。

データ転送速度設定用端子7は、メモリカード2のデータ転送速度設定用の入力端子であって、上位装置1から送出されるデータ転送速度設定用端子7に対する信号に応じて転送速度が選択されるものとする、この端子の個数が $n$ であれば、データ転送速度格納レジスタ群6の各データ転送

速度記憶レジスタの数 $N$ は、 $2 \leq N \leq 2^n$ の範囲に採ることができる。

ここで、メモリカード2のデータ転送速度を選択できるような機種の上位装置1に対しては、データ転送速度設定用端子7の $n$ 個の端子に対して信号を送出するデータ転送速度設定用端子 (ただし、 $n$ 以下の数でもよい) が特別に設けられ、上位装置1の機種が統一仕様でデータ転送を行うものであれば、その上位装置には、データ転送速度設定用端子7に接続するような端子が設けられていないものである。一方、データ転送速度設定用端子7の $n$ 個の各入力端子は、ここでは、プルアップ抵抗によってメモリカード2の電源ラインに接続されている。

そこで、データ転送速度設定用端子7の $n$ 個の端子に対して、これらに接続するような対応するような端子を有しない上位装置1 (統一規格によるデータ転送速度でデータの授受を行う装置) にメモリカード2が挿着されたときには、上位装置1の端子にこれら $n$ 個の端子が電気的に接続され

ないので、これら端子には制御信号は入力されず“HIGH”レベル（以下“H”）となったままとなる。

一方、メモ리카ード2のデータ転送速度を制御することが可能な上位機種が上位装置1となり、これにメモ리카ード2が挿着された場合には、データ転送速度設定用端子7は、この上位装置1の対応するデータ転送速度設定端子と電気的に接続される。

マイクロプロセッサ4は、上位装置1に接続されたときに、データ転送速度設定用端子7のn個の各入力端子のデータを取込み、これらn個の端子の値がオール“H”（又は“1”）出力となっているときには、データ転送速度格納レジスタ群6のレジスタのうち、最後のレジスタを参照するようにして、このレジスタの位置に統一規格のデータを記憶したおけば、統一規格で設定されたデータ転送速度で上位装置1との間でデータの授受を行うことができる。

上位装置1が統一規格以外の特定の設定された

伝送速度でメモ리카ード2とデータの授受を行う場合には、その上位装置1は、データ転送速度の指定についてのnビット以内のデータをデータ転送速度指定データとしてそのデータ転送速度設定端子に出力する。この出力データをメモ리카ード2がそのデータ転送速度設定用端子7を介して受けて、この転送速度指定データがマイクロプロセッサ4に入力されると、マイクロプロセッサ4は、このデータが示すレジスタをデータ転送速度格納レジスタ群6の中から参照して、そのレジスタのデータを読込み、そこに示されるデータ転送速度に従って上位装置1とデータ転送を行う。

なお、ここでは、上位装置1から送出される転送速度指定データそのものがデータ転送速度格納レジスタ群6のレジスタをアクセスするアドレス（選択信号）となっている。このように上位装置1からのデータを直接レジスタのアクセスとして使用しないで、上位装置1からのデータ転送速度を指定或いは識別するデータをデータ転送速度設定用端子7から受けて内部でレジスタのアクセス

値に変換するようにてもよい。

ここで、データ転送速度格納レジスタ群6の各レジスタにはあらかじめそれぞれのデータ転送速度を示すデータが格納されているものとし、特に、これらレジスタの内容は、メモ리카ード出荷時等に設定することができる。

なお、メモリ5には、転送データに従って転送処理をするプログラムが記憶されているものとする。

メモ리카ード2におけるマイクロプロセッサ4の具体的な動作としては、上位装置1によるリセット信号解除後まず、データ転送速度設定用端子7の値を読み、その値が示すデータ転送速度格納レジスタ群6内のレジスタに記憶されているデータ転送速度を参照してそれにデータ転送速度を設定する処理をする。その後、通常のメモ리카ードの処理に入る。

したがって、メモ리카ード2は、データ転送速度設定用端子7から得られる、それぞれのある個々のパターン信号等により統一仕様以外の特定の

データ転送速度に設定され、外部装置1は、それぞれ自己に適するデータ転送速度をデータ転送速度格納レジスタ群に記憶されたデータの中から選択することが可能となる。

このように、データ転送速度指定用レジスタを複数個設け、その1つには統一仕様値を格納し、他のレジスタは別の多くのデータ転送速度を表す値を格納しておけば、これらの1つを上位装置より選択的に設定できるので、汎用性に富み、それが挿着される外部装置の要求に対応し、かつメモ리카ード2の性能に対応する転送速度を採用することができる。

以上は、転送速度を記憶するレジスタを多数有する場合であるが、次に、データ転送速度設定用端子7を入出力部3に設けておらず、転送速度レジスタが統一仕様と統一仕様以外の場合との2つのレジスタを備える実施例について説明する。

第2図のメモ리카ード2は、データ転送速度指定用のレジスタを2つ備えていて、1つは統一仕様転送速度指定用の統一仕様転送速度レジスタ8

であり、他の1つは上位装置1より書換え可能なデータ転送速度指定用の転送速度レジスタ9である。

上位装置1よりメモ리카ード2へ電源が印加された後、リセット状態が解除されると、マイクロプロセッサ4は、まず、統一仕様転送速度レジスタ8の内容を読み込み、統一仕様のデータ転送速度に設定する。最初、メモ리카ード2は、統一仕様の転送速度で上位装置1と通信を行い、メモ리카ード2から得たデータによりメモ리카ード2がデータ転送速度設定可能なメモ리카ードであることを上位装置1が確認すると、上位装置1よりメモ리카ード2へ別のデータ転送速度を指定するデータを送出する。

マイクロプロセッサ4は、このデータ転送速度指定データを一旦転送速度レジスタ9に格納する。その後、上位装置1からメモ리카ード2へのデータ転送速度切換え命令が送出され、それをメモ리카ード2が受けたときに、マイクロプロセッサ4は、転送速度レジスタ9の内容を読み込み新しいデ

ータ転送速度にメモ리카ード2を設定する。そこで、新しいデータ転送速度で、上位装置1とメモ리카ード2とはデータ通信を行う。なお、元の統一仕様の転送速度に戻る場合には、上位装置1は統一仕様転送速度レジスタ8を参照する命令をメモ리카ード2に送出し、マイクロプロセッサ4が統一仕様転送速度レジスタ8に示された転送速度にメモ리카ード2を設定し直すことでなされる。

第3図は、この発明のさらに他の実施例である。第3図において、第2図の統一仕様転送速度レジスタ8を削除してメモ리카ード・データ転送速度指定用のレジスタとして転送速度レジスタ9、1個のみとした場合である。そしてこの転送速度レジスタ9には、あらかじめ任意のデータ転送速度を指定した情報が設定されている。

上位装置1よりメモ리카ード2へ電源が印加されたあとリセット状態が解除されると、マイクロプロセッサ4は、まず自動的に統一仕様のデータ転送速度で上位装置1とメモ리카ード2との間で通信を行い、上位装置1の命令に応じて転送速度

レジスタ9の内容を読み出し、そのデータ転送速度にメモ리카ード2を設定する。そこで、メモ리카ード2は、この内容に適合したデータ転送速度で上位装置1と通信を行う。

以上説明してきたが、実施例では、転送速度を記憶するレジスタをメモリのほかに特別に設けているが、これは、メモリに割り当ててもよく、特に、EEPROM等のメモリ領域に書換え可能な状態で設けることができる。

実施例では、メモ리카ードを中心に説明しているが、これにICカードが含まれることはもちろんである。

#### 〔発明の効果〕

以上説明したように、この発明にあっては、データ転送速度記憶手段を設けて、これに規格統一されたデータ転送速度と相違するデータ転送速度情報を記憶しておき、上位装置からの信号で切換えられるようにしておけば、メモ리카ードは、上位装置からデータ転送速度設定に関するアクセスがない場合には、自動的にあらかじめ設定された

統一仕様のデータ転送速度で内容を読み込み、所定の処理を行える。一方、上位装置からデータ転送速度の記憶したレジスタ参照等のデータ転送速度記憶手段を参照する指令があったときには、そのレジスタの内容を読み込み、そこに示される転送速度に応じたデータ転送速度を設定して上位装置との間でデータの授受を行うことができる。

その結果、転送速度が固定されることはなく、メモ리카ードの性能に応じた転送速度を後から設定でき、特別に専用のメモ리카ードを製造しなくても、専用と汎用と両方に使用できる。

#### 4.図面の簡単な説明

第1図は、この発明を適用したメモ리카ードの実施例のブロック図、第2図は、他の一実施例のブロック図、第3図は、さらに他の一実施例のブロック図である。

1…上位装置、2…メモ리카ード、  
3…入出力部、4…マイクロプロセッサ、  
5…メモリ、6…データ転送速度格納レジスタ群、7…データ転送速度設定用端子、

8…統一仕様転送速度レジスタ、

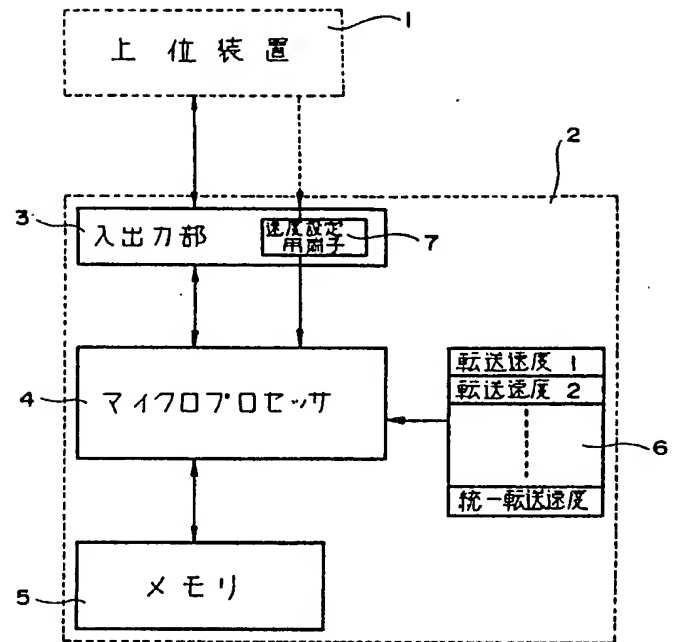
9…転送速度レジスタ。

特許出願人 日立マクセル株式会社

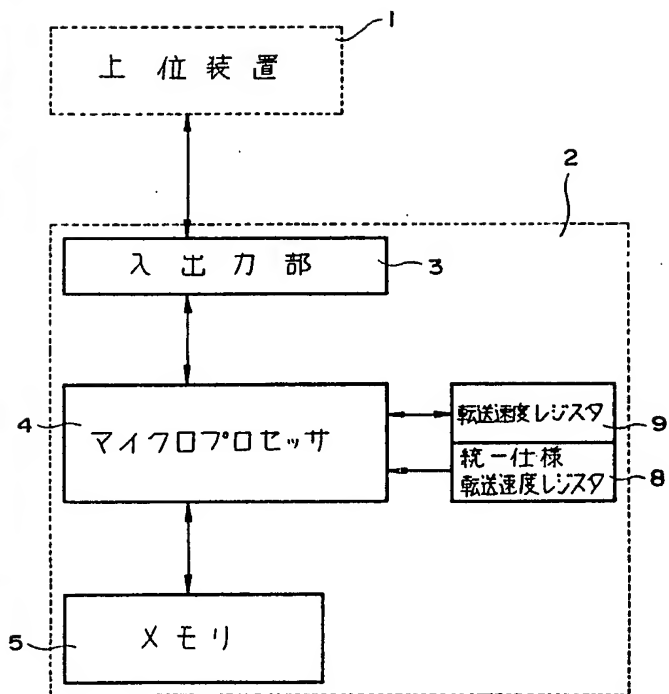
代理人 弁理士 梶 山 信 是

弁理士 山 本 富士男

第 1 図



第 2 図



第 3 図

